

**Модуль TA1- IP (интерфейс ISA) -
ГОСТ Р 52070-2003 (MIL-STD-1553)**

Интерфейсный модуль TA1-IP предназначен для подключения к резервированной магистрали ГОСТ Р52070-2003 (MIL-STD-1553B). Модуль должен использоваться как мезонин на плате-носителе. Интерфейс подключения к процессору – упрощенный ISA. Режим работы терминала (контроллер канала (КК), оконечное устройство (ОУ), монитор канала (МТ)) задается программно. Устройство содержит резервированный приемопередатчик, двухпортовое ОЗУ 64Кx16, протокольные микросхемы, реализующие функции управления необходимыми режимами. В адресном пространстве портов ввода/вывода устройство занимает 32 последовательных адреса и использует одну линию запроса прерывания. Прерывания маскируются.

В комплект поставки входит базовое программное обеспечение, построенное на основе драйверной библиотеки. Выпускаемые фирмой "Элкус" изделия в стандарте IBM PC, MicroPC и PC/104 программно совместимы с устройством TA1-IP.

Основные характеристики TA1-IP приведены в таблице 1.

Таблица 1

Параметр	Ед. изм.	min	typ	max
Приемник Дифференциальное входное напряжение	Vp-p	0,65		40
Передатчик Дифференциальное выходное напряжение, измеренное в линии Время нарастания/спада сигнала	Vp-p ns	6 100	6,5 150	 300
Требования по питанию +5V * пауза * 50% времени передача по двум каналам * 100% времени передача по двум каналам	mA mA mA		80 300 550	 400 700
Временные параметры • Задержка от запуска КШ до начала передачи • Контролируемая пауза до ОС в режиме КШ, МШ, ОУ (программируется) • Задержка выдачи ответного слова ОУ • Задержка формирования прерывания в конце сообщения • Контролируемая генерация в канале	µs µs µs µs µs	 14,5 760	1.3 4.5 	 63,5 6
Температурный диапазон • Рабочий Возможна поставка изделия с расширенным температурным диапазоном	°C	-40		+70

В модуле TA1- IP используется программная модель устройств серии ТА.

**Описание программной модели устройств серии ТА приведено в документе
ТА.DOC.**

На рис 1 изображены габаритные размеры и расположение разъемов устройства с указанием первых выводов разъемов. Приведен вид со стороны установки разъемов. Используются разъемы фирмы AMPLIMITE 173279-3.

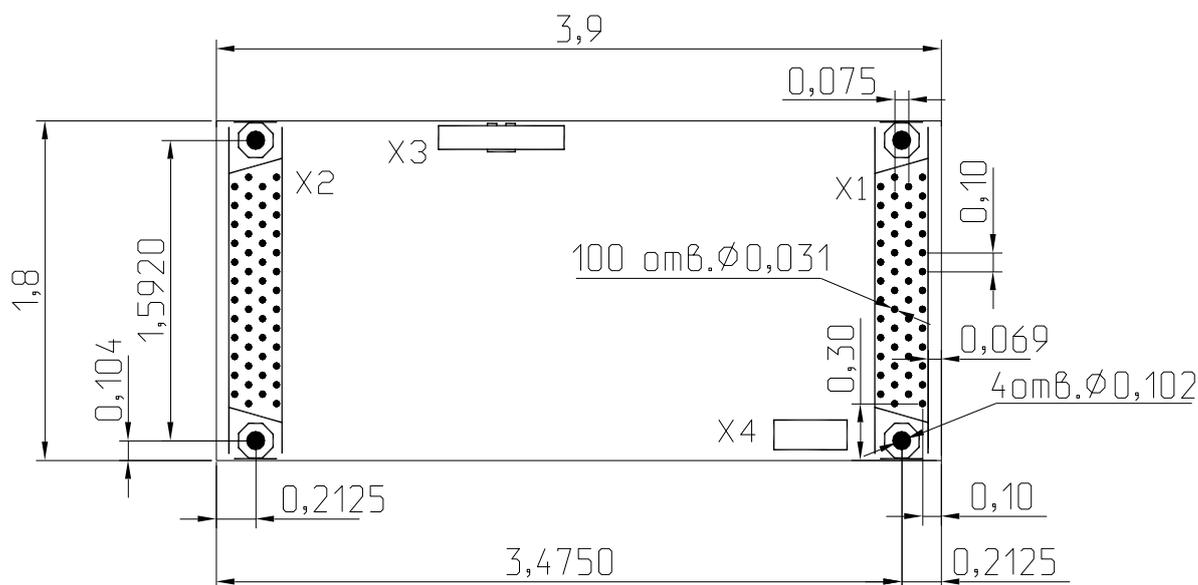


Рис 1.

Разъем X1 предназначен для подключения модуля ТА1- IP к интерфейсу ISA . В таблице 2 приведен список используемых контактов разъема X1.

Таблица 2 Разъем X1

Номер контакта	Сигнал	Назначение	Примечание
1,20,21,25, 26, 31,33,50	GND	Земля	
3	RESET DRV	Сброс	Вход. Активный уровень Н.
4	SD0	0-й бит шины данных	Вход/выход.ТРС
5	SD1	1-й бит шины данных	Вход/выход.ТРС
6	SD2	2-й бит шины данных	Вход/выход.ТРС
7	SD3	3-й бит шины данных	Вход/выход.ТРС
8	SD4	4-й бит шины данных	Вход/выход.ТРС
9	SD5	5-й бит шины данных	Вход/выход.ТРС
10	SD6	6-й бит шины данных	Вход/выход.ТРС
11	SD7	7-й бит шины данных	Вход/выход.ТРС
12	SD8	8-й бит шины данных	Вход/выход.ТРС
13	SD9	9-й бит шины данных	Вход/выход.ТРС
14	SD10	10-й бит шины данных	Вход/выход.ТРС
15	SD11	11-й бит шины данных	Вход/выход.ТРС
16	SD12	12-й бит шины данных	Вход/выход.ТРС
17	SD13	13-й бит шины данных	Вход/выход.ТРС
18	SD14	14-й бит шины данных	Вход/выход.ТРС
19	SD15	15-й бит шины данных	Вход/выход.ТРС

24, 27, 29, 44, 46	+ 5В	Питание + 5 вольт	
28	I/OR	Чтение устройства ввода/вывода	Вход. Активный уровень - L
30	INT	Запрос на прерывание	Выход. Активный уровень - H
34	I/O CS16	Выбор цикла УВВ	Выход. Активный уровень – L. ОК
35	I/OW	Запись в устройство ввода/вывода	Вход. Активный уровень - L
36	AEN	Разрешение адреса	Вход. Активный уровень – L
37	ADR1	1-й разряд шины адреса	Вход
38	ADR7	7-й разряд шины адреса	Вход
39	ADR2	2-й разряд шины адреса	Вход
40	ADR8	8-й разряд шины адреса	Вход
41	ADR3	3-й разряд шины адреса	Вход
42	ADR9	9-й разряд шины адреса	Вход
43	ADR6	6-й разряд шины адреса	Вход
45	ADR5	5-й разряд шины адреса	Вход
47	ADR4	4-й разряд шины адреса	Вход
48	RDY	Готовность устройства ввода/вывода	Выход. ОК. Не готов – уровень - L
Примечание: TPC – выход с тремя состояниями, ОК – выход с «открытым коллектором», H – уровень логической «1», L –уровень логического «0».			

Временные диаграммы обращения к модулю TA1-IP (isa) должны соответствовать стандарту ISA в части обращения к портам ввода вывода.

Разъем X2 предназначен для подключения модуля TA1- IP к интерфейсу ГОСТ Р52070-2003 (MIL-STD-1553B). В таблице 3 приведен список используемых контактов разъема X2.

Таблица 3. Разъем X2.

Номер контакта	Сигнал	Назначение
1	K2	Канал А, трансформаторное подключение, «+»
2, 10, 12, 14, 16, 24,	GND	Земля
3	K1	Канал А, прямое подключение, «+»
23	K8	Канал В, прямое подключение, «-»
25	K7	Канал В, трансформаторное подключение, «-»
26	K3	Канал А, трансформаторное подключение, «-»
28	K4	Канал А, прямое подключение, «-»
48	K5	Канал В, прямое подключение, «+»
50	K6	Канал В, трансформаторное подключение, «+»

На рис. 2 показаны варианты подключения устройства, построенного на основе модуля TA1-IP к линии передачи информации. Схема подключения сигналов к разъему X2 поясняется на рис. 3.

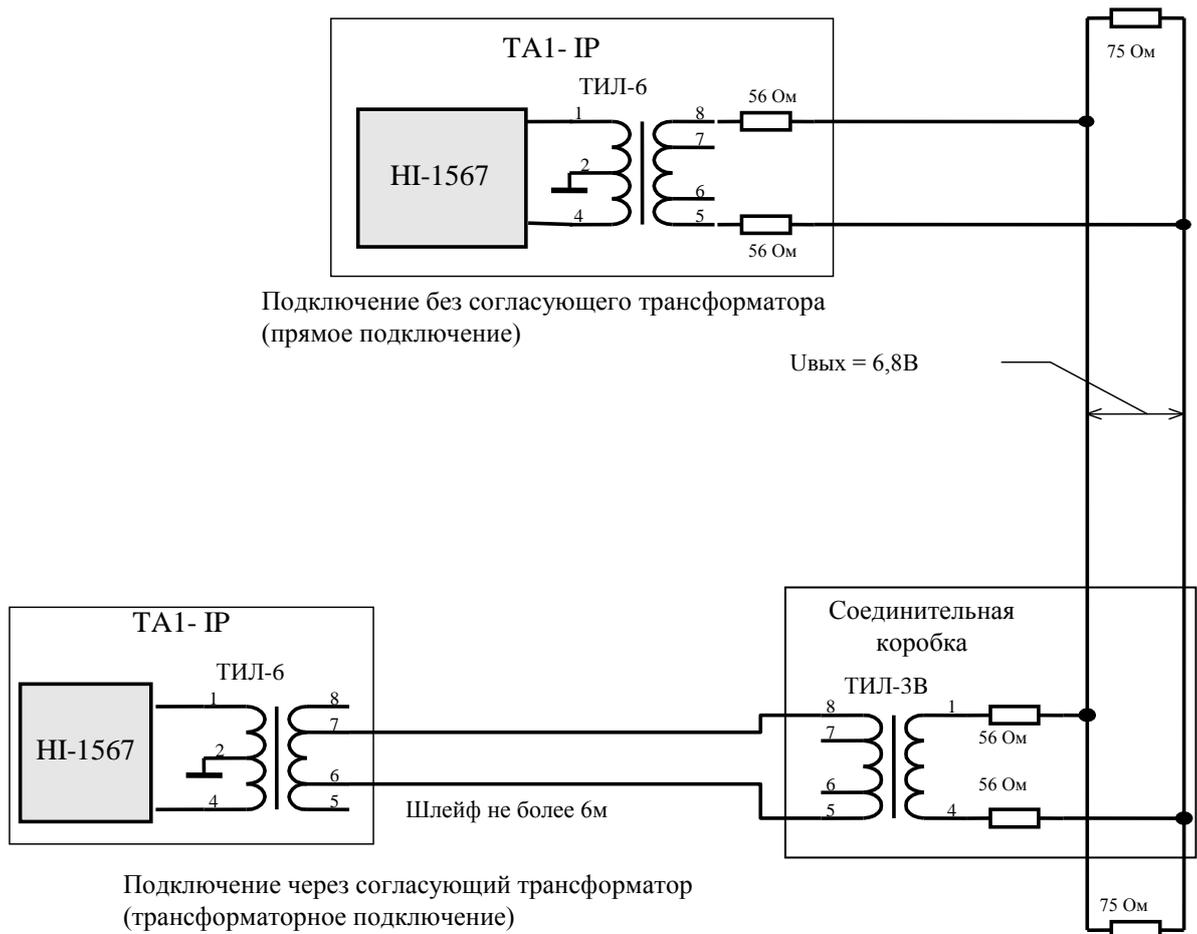


Рис 2.

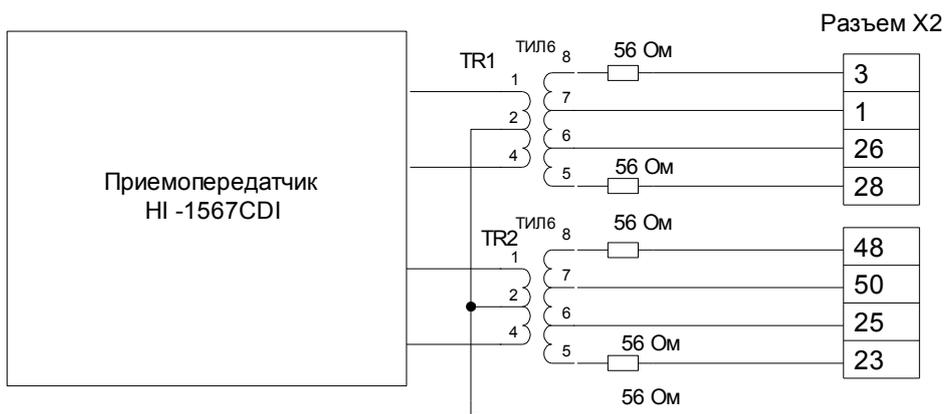
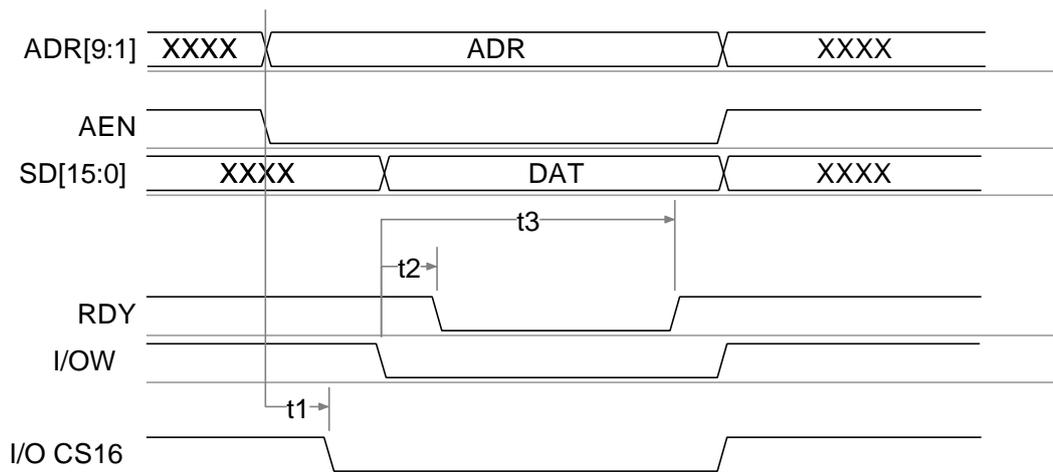


Рис. 3

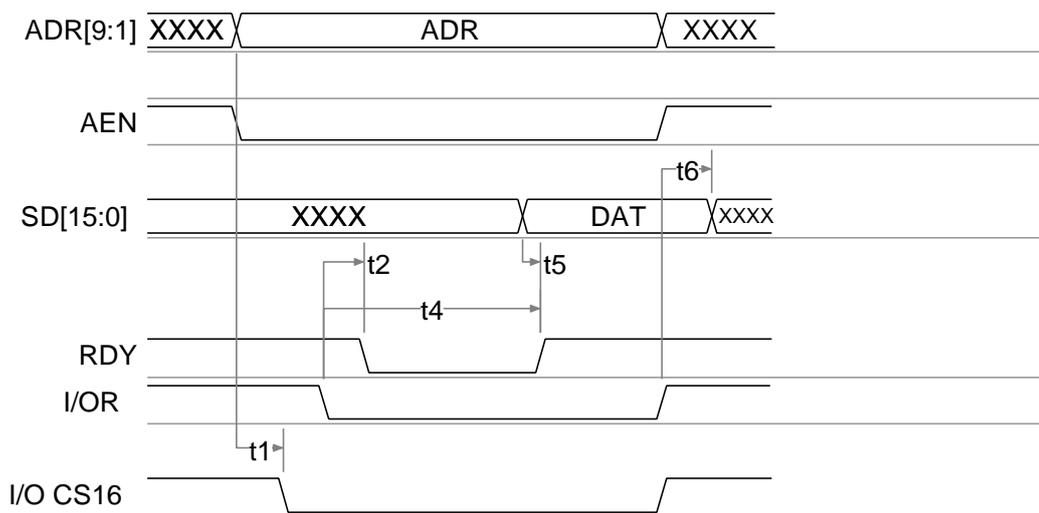
Подключение TA1- IP к шине ISA.

В качестве микросхемы, управляющей работой модуля, используется FPGA APA150 фирмы Actel. Сигналы шины ISA подключаются к микросхеме APA150 через буфер IDTQS32X861, который ограничивает уровень принимаемых сигналов до величины 3.3V. Для подключения к шине ISA использованы выходные каскады IOB33PL и OTB33PL микросхемы APA150. Для этих каскадов максимальный выходной ток низкого уровня $I_{ol}=20\text{mA}$ ($V_{ol}=0.4\text{V}$), $I_{ol}=28\text{mA}$ ($V_{ol}=0.7\text{V}$), максимальный выходной ток высокого уровня $I_{oh}=-24\text{mA}$ ($V_{oh}=2.4\text{V}$).

Для обмена управляющей информацией и данными между модулем TA1- IP и процессором используются циклы записи и чтения внешнего устройства. На рис.4 приведена временная диаграмма цикла записи и чтения.



а). Запись.



б). Чтение.

$t1 < 25 \text{ ns}$, $t2 < 20 \text{ ns}$

$0.3 \text{ us} < t3 < 1.2 \text{ us}$

$0.4 \text{ us} < t4 < 1.2 \text{ us}$

$63 \text{ ns} < t5$, $t6 < 30 \text{ ns}$

Рис. 4

Джампера разъема X4 (рис.5) предназначены для задания базового адреса устройства в системной шине ISA.

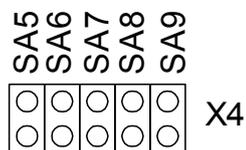


Рис. 5

При замыкании контакта нижнего ряда с соответствующим контактом SA на вход задания базового адреса подается напряжение 0V. Разомкнутые контакты определяют уровень логической единицы. Компаратор адреса TA1-IP сравнивает значение, заданное джамперами, с разрядами ADR9-ADR5 шины ISA (см. рис.6).

Разряды ADR4-ADR1 используются для адресации регистров внутри модуля TA1-IP. Операции байтового чтения/записи не используются.

Устройство поставляется с установленным базовым адресом 140h.

ADR9	ADR8	ADR7	ADR6	ADR5	ADR4	ADR3	ADR2	ADR1	ADR0
SA9	SA8	SA7	SA6	SA5					
Базовый адрес модуля					Адрес регистров TA1- IP				Не исп

Рис. 6. Адресация модулей TA1- IP на шине ISA.

Разъем X3 предназначен для технологических целей на этапе изготовления устройства.